

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03046242 A**

(43) Date of publication of application: **27.02.91**

(51) Int. Cl

H01L 21/52

(21) Application number: **01183154**

(22) Date of filing: **13.07.89**

(71) Applicant: **FUJITSU LTD KYUSHU FUJITSU ELECTRON:KK**

(72) Inventor: **WATANABE KOJI
SUWA MAMORU
OYAMA NOBUO**

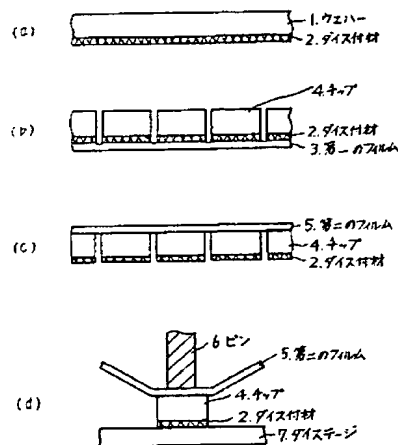
(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To contrive the more simplification and speedup of a die-attaching method by a method wherein a chip is directly punched by a pin leaving as it is the form of a wafer and is immediately die-attached.

CONSTITUTION: An adhesive material 2 is applied on the rear of a wafer 1 and after the wafer 1 is fixed on a first film 3, such as a UV tape or the like, along with the material 2, the wafer 1 and the material 2 are made full cut by a dicer and are cut into chips 4. Subsequently, after a second film 5 is adhered on the surface of each full-cut chip 4, the film 3 on the rear of the chip 4 is removed and after the edges of the film 5 are fixed on the frame of an X-Y table, a non-defective chip 4 is moved on a die stage 7, the chip 4 is pressed to the stage 7 by a pin 6 from over the fixed film 5 and the chip 4 is die- attached with the material 2. Thereby, the more simplification and speedup of a die-attaching method can be contrived.

COPYRIGHT: (C)1991,JPO&Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-46242

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月27日

H 01 L 21/52

C

8728-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-183154

⑰ 出 願 平1(1989)7月13日

⑱ 発 明 者 渡 邊 浩 二 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
⑱ 発 明 者 諏 訪 守 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
⑱ 発 明 者 大 山 展 生 鹿児島県薩摩郡入来町副田5950番地 株式会社九州富士通エレクトロニクス内
⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
⑲ 出 願 人 株式会社九州富士通エレクトロニクス 鹿児島県薩摩郡入来町副田5950番地
⑳ 代 理 人 弁理士 井 桁 貞一

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

ウエハー(1)の裏面に、順次ダイス付材(2)と第一のフィルム(3)を被覆し、該ウエハー(1)を表面からフルカットして、ダイス付材(2)とともに、チップ(4)に切断する工程と、

フルカットした該ウエハー(1)の表面から第二のフィルム(5)を貼り付け、該第一のフィルム(3)を除去した後、個々に切断されたチップ(4)を第二のフィルム(5)を通して、ピン(6)によりダイステージ(7)に押し付けて、ダイス付けを行う工程とを含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(概要)

本発明は半導体装置の製造方法に関し、特に、

ダイス付けの簡略化、高速ボンディングを行うための製造方法に関し、

ダイス付け方法の一層の簡略化高速化を目的とし、

ウエハーの裏面に、順次ダイス付材と第一のフィルムを被覆し、該ウエハーを表面からフルカットして、ダイス付材とともに、チップに切断する工程と、フルカットした該ウエハーの表面から第二のフィルムを貼り付け、該第一のフィルムを除去した後、個々に切断されたチップを第二のフィルムを通して、ピンによりダイステージに押し付けて、ダイス付けを行う工程とを含むことにより組成する。

(産業上の利用分野)

本発明は、半導体装置の製造方法、特に、ダイス付けの簡略化、高速ボンディングを行うための製造方法に関する。

近年、自動化による生産ラインでの高速化要求にともない、量産性が要求されている。

このため、ダイス付けの短縮化として、ダイレクトダイボンディング(DDB)等の方法が採られているが、ウエハー状のままチップをダイス付けるには、さらに、時間の短縮、装置や方法の改良が必要となってきた。

(従来の技術)

第3図、第4図は従来例の説明図である。

この従来例は、特開昭61-81651号公報で提案されている方法であり、以下この方法を従来例として説明する。

図において、18はウエハー、19はUVテープ、20は真空チャック、21はブレード、22はチップ、23はピン、24はコレット、25はダイステージ、26はダイス付材、27はテーブル、28はステージ、29ははんだ、30はウエハー、31はブレード、32はチップ、33はSiゴム、34は固定リング、35はダイステージ、36はダイス付材、37はピンである。

従来のダイス付け方法では、第3図に一例として示すように、ダイス付材をダイステージ上に付

けて、コレット等でチップを吸引して、ダイステージの上に置き、ダイス付材の上より押圧してダイス付けを行っていた。

即ち、第3図(a)に示すように、ウエハー18の裏面にUVテープ19を貼り、このUVテープを真空チャック20にて真空吸引して固定し、ウエハー18の表面からダイシング用のブレード21によりカットする。

第3図(b)はブレードの進行方向からの断面図である。

第3図(c)にカット部分を拡大して示すように、カットは従来、ウエハー18の厚さの途中迄行われていた。このウエハー18を裏面のUVテープ19を上にしてゴム板の上に置き、ガラス棒などでウエハー18をしごいて、カットした部分よりチップ22に切断する。

次に、UVテープ19を紫外線で照射して、ウエハー18との接着力を弱めた後、第3図(d)に示すように、UVテープ19側から、ピン23でチップ22を上方に押し上げてから、チップ22の上方のコ

レットで真空吸着して、ダイステージ25上に運ぶ。

第3図(e)に示すように、コレット24で吸着されたチップ22は、ダイステージ25上に塗布等で形成されたダイス付材26の上に、コレット24で押圧する。

その結果、第3図(f)に示すように、チップ22はダイステージ25にダイス付けされる。

このように、従来の方法では、ウエハーのクラッキング、チップの運搬、ダイス付材の塗布等の工程が多く、装置も複雑であり、これを改訂した従来例として、第4図に一例を示すように、ウエハーをフルカットして、そのままコレットにより、チップをリードフレーム等のダイステージに直接ダイボンディングする方法が実施されるようになった。

即ち、第4図(a)に示すように、ダイサー装置のテーブル27上にダイシング用のステージ28をセットし、はんだ29を盛って、その上にウエハー30を固着する。ダイシング用のブレード31により、ウエハー30をフルカットして、第4図(b)に示

すように、チップ32に切断して分割する。

次に、第4図(c)に示すように、Siゴム33をチップ32の間のダイシング溝及びチップ32の裏面に流し込み、硬化してから固定リング34でウエハー30の周囲からチップ32がばらばらにならないように締めつける。

続いて、第4図(d)に示すように、はんだ29を加熱して融解し、チップ32を固定リング34ごと、はんだ22から離脱させる。

第4図(e)に示すように、リードフレーム等のダイステージ35の上にダイス付材36を盛り、Siゴム33で各々固着されたチップ32をSiゴム33の上からピン37で押し込む。

すると、Siゴム33は弾力性があるため、下に掘み、チップ32との間に隙間ができて、チップ32はピン37により、ダイステージ35上のダイス付材36に圧着されることになり、第4図(f)に示すように、ダイステージ35にチップ32がダイス付される。

工程上、チップの固定、ダイス付材の塗布、設

箇の複雑化等、DDB方式においても、工程時間の短縮、装置の簡略化が中々なされないでいる。

(発明が解決しようとする課題)

従って、DDB方式にしてみても、さらに、高速、簡略化ができず、この問題は解決されていない。

本発明は、ダイス付け方法の一箇の簡略化高速化を目的として提供されるものである。

(課題を解決するための手段)

第1図は本発明の原理説明図である。

図において、1はウエハー、2はダイス付材、3は第一のフィルム、4はチップ、5は第二のフィルム、6はピン、7はダイステージである。

このダイス付け方法は、ウエハー形状のまま直接チップをピンで打抜き、即時にダイス付けが可能で、高速ダイレクトボンディングができるものであり、装置の簡略化も実施できる。

即ち、第1図(a)に示すように、

ウエハー1の底面にダイス付材2をテープ張り

ている。

従って、X-Yテーブルの移動でチップを選択することができ、不良チップが有る場合には、即時に移動し、次のチップのダイス付けが可能となる。

(実施例)

第2図は本発明の一実施例の工程順説明図である。

図において、8はウエハー、9はダイス付材、10はUVテープ、11はチップ、12はUVテープ、13はテープ保持枠、14はピン、15はダイステージ、16は支持台、17はX-Yテーブルである。

又、図の左側はウエハー中心部を拡大した模式断面図であり、右側はウエハー全体の斜視概略図である。

以下、工程順に第2図により説明する。

第2図(a)に示すように、

ウエハー8の底面にシート状のテープに形成されたダイス付材9を貼り付け、更に、その上から

付け、塗布、印刷、蒸着等の方法で被覆する。

次に、第1図(b)に示すように、ウエハー1をダイス付材2とともにUVテープ等の第一のフィルム3に固定してから、ダイサーでフルカットして、チップ4に切断する。

続いて、第1図(c)に示すように、フルカットされたチップ4の表面に第二のフィルム5を貼った後、チップ4の底面の第一のフィルム3を除去する。

第二のフィルム5の縁をX-Yテーブルの枠に固着した後、良品のチップ4をダイステージ7の上に移動し、固定フィルム5の上からピン6でダイステージ7にチップ4を押し付けて、ダイス付材2によりチップ4をダイス付けを行う。

(作用)

上記のように、ウエハーに取り付けたX-Yテーブルによって、チップ取り付け位置を決定できるようにし、取り付け位置が決まると、チップ取り付け用ピンで打抜き、ダイス付けするようにし

UVテープ10を貼り付ける。

次に、第2図(b)に示すように、

ウエハー8の表面から、ダイサーによりウエハー8をフルカットして、チップ11に分割する。切り端はUVテープ10の真ん中位まで切り込む。

第2図(c)に示すように、チップ11の表面から、UVテープ12を貼り、UVテープ12の縁をテープ保持枠13で固定する。続いて、チップ11の底面から、紫外線を照射して、UVテープ10の粘着力をなくし、チップ11から剥ぎ取る。

第2図(d)、(e)に示すように、

チップ11を固着したUVテープ12を保持するテープ保持枠13をX-Yテーブル17にセットし、X-Yテーブル17を操作して、良品のチップ11のみを選択して、ダイステージ15上に移動し、ピン14によりチップ11の表面のUVテープ12を押し下げ、チップ11をダイス付材9によりダイステージ15に固着する。

この場合、ダイス付材の種類により、押圧に加えて、ダイステージ下方からヒーターにより加熱

する場合もある。

〔発明の効果〕

以上説明したように、本発明によれば、チップ吸引方式を使わず、直接にチップをピンで押し付けて取り付ける為、高速化が図られ、又装置が簡略となる効果があり、係る半導体装置の製造方法に寄与するところが大い。

11はチップ、 12はUVテープ、
13はテープ保持枠、 14はピン、
15はダイステージ、 16は支持台、
17はXYステージ

である。

代理人 弁理士 井桁貞一



4. 図面の簡単な説明

第1図は本発明の原理説明図、

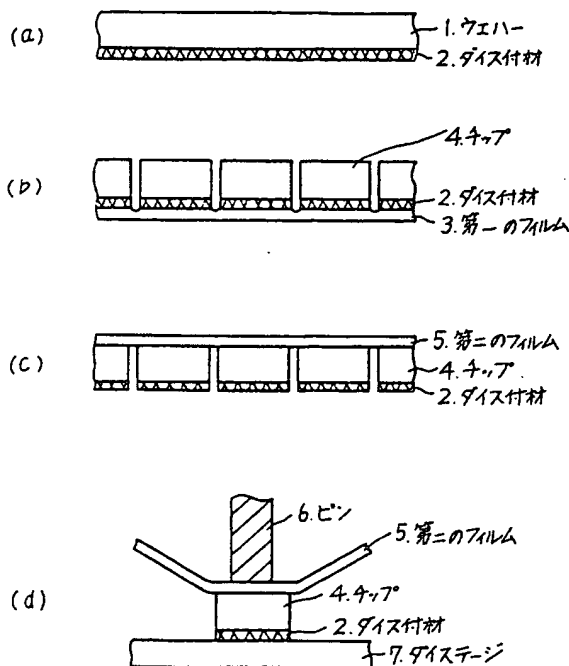
第2図は本発明の一実施例の工程順説明図、

第3図、第4図は従来例の説明図、

である。

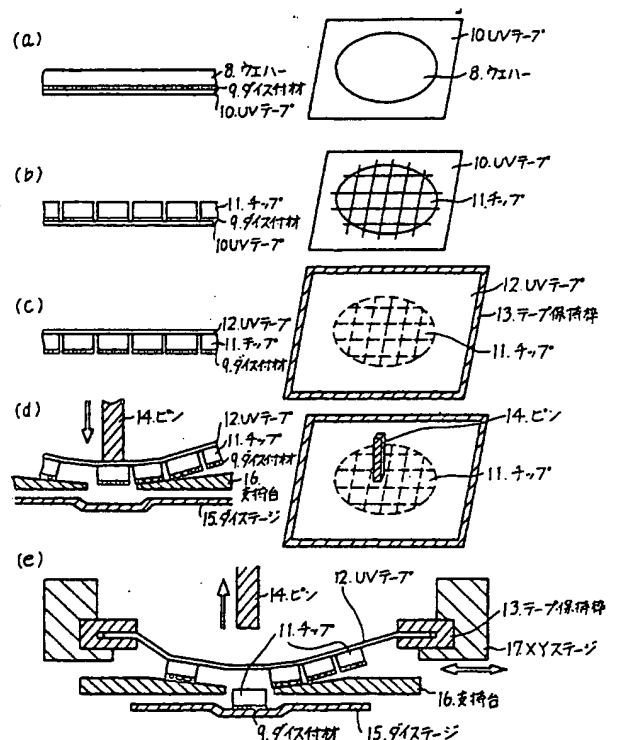
図において、

1はウエハー、 2はダイス付材、
3は第一のフィルム、 4はチップ、
5は第二のフィルム、 6はピン、
7はダイステージ、 8はウエハー、
9はダイス付材、 10はUVテープ、



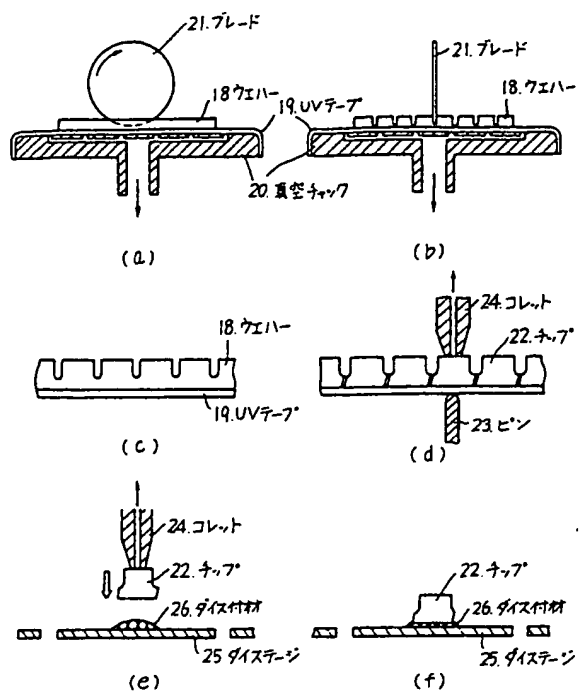
本発明の原理説明図

第 1 図



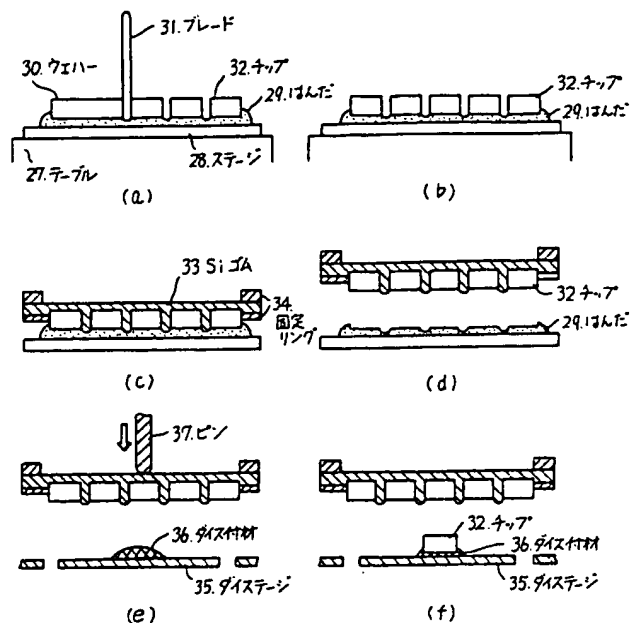
本発明の一実施例の工程順説明図

第 2 図



従来例の説明図(4の1)

第 3 図



従来例の説明図(4の2)

第 4 図

Docket # MAS-FIN-410

Applic. # _____

Applicant: RUDOLF LEHMAN

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101